

## ⑫ 公開特許公報(A)

昭64-27998

⑬ Int.Cl.<sup>4</sup>B 42 D 15/02  
G 06 K 19/00

識別記号

3 3 1

庁内整理番号

J-8302-2C  
K-6711-5B

⑭ 公開 昭和64年(1989)1月30日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 ICカード

⑯ 特 願 昭62-183393

⑰ 出 願 昭62(1987)7月24日

⑱ 発 明 者 建 部 堅 一 北海道亀田郡七飯町字中島145番地 日立北海セミコンダクタ株式会社内  
⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地  
⑲ 出 願 人 日立北海セミコンダクタ株式会社 北海道亀田郡七飯町字中島145番地  
⑳ 代 理 人 弁理士 小川 勝男 外1名

## 明 細 書

## 1. 発明の名称

ICカード

## 2. 特許請求の範囲

1. 上部基板の表面に形成された接触端子と、一端が前記外部端子とスルーホールを介して接続し、他端が裏面上に形成されたチップ搭載用凹部近傍まで延在する配線と、前記凹部に収容したチップと、前記チップ上の電極と配線とを接続するボンディングワイヤと、凹部に対向する位置に設けられ、かつこの凹部より大なる寸法のザグりを有する下部基板と、上部基板と下部基板間に充填される接着性の封止材からなるICカード。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、ICカードに適用して有効な技術に関するものである。

〔従来の技術〕

ICカードは、日経エレクトロニクス1985年

12月2日号№383, pp.275~292に記載されているように、ガード本体に孔を開けモジュールをはめ込んだ構造を有するはめ込み型、カードに形成するプラスチック薄膜で覆い電極部のみ孔開けしたラミネート型に大別されている。

〔発明が解決しようとする問題点〕

ところが、はめ込み型の場合、強く曲げるとモジュールが飛び出してしまう、ラミネート型の場合、モジュールの端で表面のプラスチック層にしわが入るという問題があった。

本発明の目的は、上記問題が発生せず構造が極めて簡単で、かつ低コストなICカードを製造できる技術を提供することである。

本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

〔問題点を解決するための手段〕

本願において開示される発明のうち代表的なものその概要を簡単に説明すれば、下記のとおりである。

すなわち、上部基板にチップの厚みを吸収する凹部を、下部基板にボンディングワイヤの高さを吸収するザグリを設け、かつ両基板を接着性の封止材で重ね合わせ接合するものである。

〔作用〕

上記した手段によれば、モジュールは不要でありチップを直接基板に組み込むことができ、しかもワイヤボンディング技術を利用できるので、極めて低コストのＩＣカードが得られるものである。

〔実施例〕

第１図は本発明の一実施例であるＩＣカードの主要部断面図であり、第２図は本発明の一実施例である上部基板の裏面図、第３図は第２図のＸ－Ｘ'線断面図である。

１はガラスエポキシ樹脂等のプリント基板などからなる上部基板であり、チップ２の載置位置には、チップ２の厚みを吸収できるように凹部３が形成されている。４は配線であり、前記凹部３近傍からスルーホール５に埋めこまれた導体６を介して接触端子７まで形成されている。８は上部基

板吸収できるで、ＩＣカード自体の厚みを耐折り曲げ性をそこなうことなく薄くできるという効果が得られる。また、ＩＣカードを構成する上部基板１に直接取り付けるので、はめ込み型と異なりモジュールが飛び出してしまうという問題が発生しない。さらに、ラミネート型とは異なり、ＩＣカード表面はほぼ完全にフラットであるのでモジュールの端で表面のプラスチック層にしわが入るといった問題が発生せず、極めて美感の良いプラスチック層を形成できるという効果が得られるものである。

以上本発明者によってなされた発明を実施例にもとづき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、あらかじめ耐湿性の高いあるいは応力吸収性の高い材質でチップ及びボンディングワイヤを覆った後、接着性封止材で上部基板と下部基板とを接合しても良い。

〔発明の効果〕

板と同材質で形成された下部基板であり凹部３と対向する位置には、前記凹部３より広さが大なるザグリ９が設けられている。

このザグリ９によりチップ２上の電極と配線５とを電気的に結合するボンディングワイヤ１０のワイヤリングスペースが得られるようになっている。１１はチップ２を封止すると共に、上部基板１と下部基板８とを接合するための接着性封止材である。なお、第１図に示すように上部基板１と下部基板８とをより強固に接合するため枠１２を設けても良い。また、各基板の表側にレジスト１３等を塗布し（接触端子部分を除く）美感及び耐湿性を向上させても良い。

上記した実施例では、上部基板１，下部基板８，接着性封止材１１と極めて簡単な構成であるので、製作しやすく低コストを達成できるという効果が得られる。また上部基板１だけでなく下部基板８にも凹部３あるいはザグリ９を形成することにより、どちらか一方を極端に薄くすることなくチップ２の厚さ及びボンディングワイヤ１０の高さを

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

すなわち、ワイヤボンディング技術を用い極めて簡単な構成で、安価にしかも美感を飛躍的に向上できたＩＣカードを提供できるものである。

４．図面の簡単な説明

第１図は、本発明の一実施例であるＩＣカードの主要部断面図、

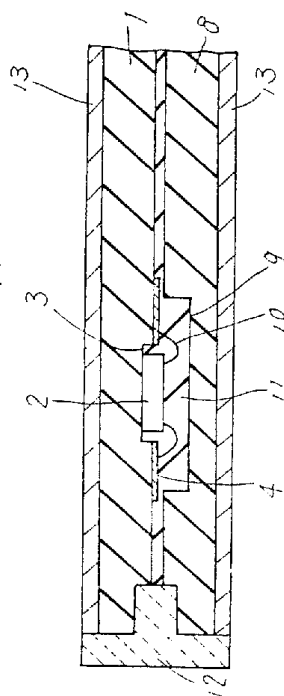
第２図は、本発明の一実施例であるＩＣカードの上部基板裏面図、

第３図は、第２図のＸ－Ｘ'線断面図である。

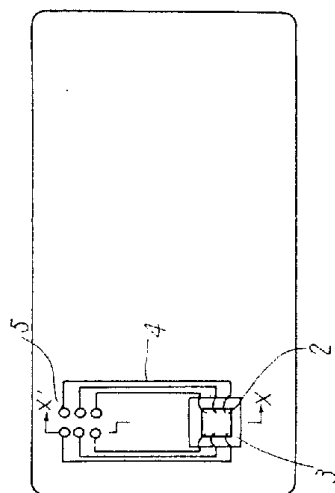
１…上部基板、２…チップ、３…凹部、４…配線パターン、５…スルーホール、６…導体、７…接続端子、８…下部基板、９…ザグリ、１０…ボンディングワイヤ、１１…接着性封止材、１２…枠、１３…レジスト。

代理人 弁理士 小 川 勝 男

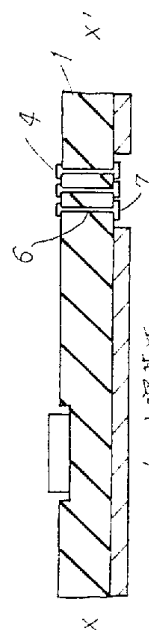
第 1 図



第 2 図



第 3 図



- 1-上部基板
- 2-トップ
- 3-凹部
- 4-配線パターン
- 5-下部基板
- 6-サクリ
- 7-ボンドワイヤ
- 8-接着性封止剤
- 9-層
- 10-レジスト

**PAT-NO:** JP401027998A  
**DOCUMENT-IDENTIFIER:** JP 01027998 A  
**TITLE:** IC CARD  
**PUBN-DATE:** January 30, 1989

**INVENTOR-INFORMATION:**

NAME	COUNTRY
TAKEBE, KENICHI	N/A

**ASSIGNEE-INFORMATION:**

NAME	COUNTRY
HITACHI LTD	N/A
HITACHI HOKKAI SEMICONDUCTOR LTD	N/A

**APPL-NO:** JP62183393  
**APPL-DATE:** July 24, 1987

**INT-CL (IPC):** B42D015/02 , G06K019/00

**ABSTRACT:**

**PURPOSE:** To provide a low cost chip capable of being mounted directly on a base board by a method wherein a concave section to absorb the chip thickness is formed on an upper base board and a spot facing to absorb the bonding wire height, on a lower base board, and both base boards are laminated by an adhesive seal.

**CONSTITUTION:** A concave section 3 to absorb the

thickness is formed on a chip mount position of an upper base board 1 comprising a printed circuit board made of glass epoxy resins and the like, and a wiring 4 is connected up to a contact terminal 7 via a conductor embedded in a throughhole 5 adjacent to a concave section 3. A spot facing 9 wider than the concave section 3 is formed on a position facing the concave section 3 of a lower base board 8 whose material quality is the same as that of the upper base board. The chip 2 is then sealed by an adhesive after having a wiring space for a wire bonding 10 wherein the spot facing electrically connects an electrode on the chip 2 to a wiring 5. Thereafter, the chip 2 is sealed by an adhesive seal agent by which both upper and lower base boards 1 and 8 are coupled.

COPYRIGHT: (C)1989,JPO